

CONNECTOR FOR WIRING TEST UNIT

Publication number: JP55135760

Publication date: 1980-10-22

Inventor: AOYAMA TOSHINORI

Applicant: NIPPON ELECTRIC CO

Classification:

- international: *G01R31/02; H01R43/00; G01R31/02; H01R43/00;*
(IPC1-7): G01R31/02; H01R43/00

- European:

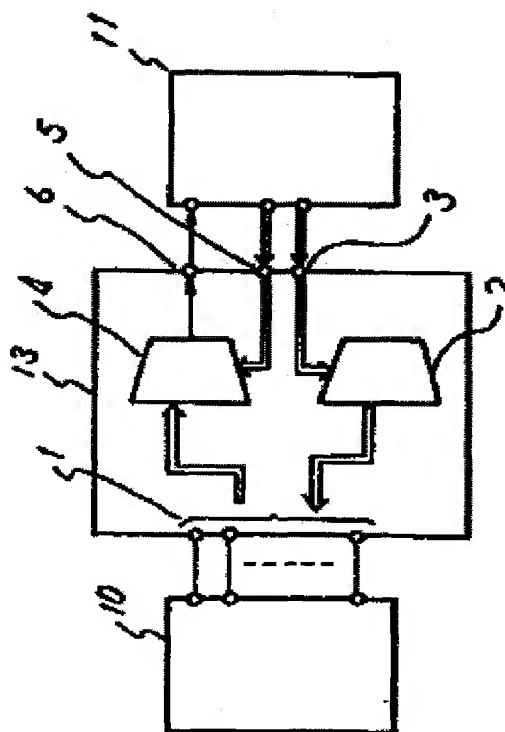
Application number: JP19790043997 19790411

Priority number(s): JP19790043997 19790411

Report a data error here

Abstract of JP55135760

PURPOSE: To reduce the number of wirings required between a connector and a main body, by constituting a decoding circuit and a multiplex circuit so that they are installed to the connector. **CONSTITUTION:** The indication signal given from the input selection address terminal 3 is interpreted at the interpretation circuit 2, and one signal is at low impedance state with the result of interpretation and all other signals are at high impedance state. By sequentially changing the signal from the terminal, the signal of the terminal group 1 is selected in time sharing at the multiplex circuit 4 based on the instruction of the multiplex instruction signal, and it is sequentially fed to the test unit in the order of selection. Based on the result of test fed from this test unit, the electric conduction of tested material 10 and nonconductive state are detected and the judgement of propriety and analysis of the defective part can be made.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭55—135760

⑬ Int. Cl.³
G 01 R 31/02
H 01 R 43/00

識別記号

庁内整理番号
7807—2G
6574—5E

⑭ 公開 昭和55年(1980)10月22日

発明の数 1
審査請求 未請求

(全 3 頁)

⑮ 配線試験機用接続装置

東京都港区芝五丁目33番1号日
本電気株式会社内

⑯ 特 願 昭54—43997

⑰ 出 願 人 日本電気株式会社

⑱ 出 願 昭54(1979)4月11日

東京都港区芝5丁目33番1号

⑲ 発 明 者 青山敏矩

⑳ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

配線試験機用接続装置

2. 特許請求の範囲

配線試験機から送出されるコード化された信号を解読し被試験物の1つの端子に出力信号を供給する解読回路と、

この解読回路から供給される出力信号を前記被試験物に与えて得られる結果を時分割的に選択して配線試験機に多重化して送出する多重化回路とから構成されたことを特徴とする配線試験機用接続装置。

3. 発明の詳細な説明

本発明は配線試験機と被試験物との間に配線される配線試験機用接続装置に関する。

従来の接続装置は第1図に示すように、被試験物10の端子のそれぞれに対して試験機本体11

との接続線が設けられているため構成が複雑になり、しかも接続箇所が多くなるため故障発生箇所が多く信頼性に欠けるという欠点がある。

本発明の目的は試験機と被試験物との間の接続を容易にし接続箇所の信頼性を向上させた配線試験機用接続装置を提供することにある。

本発明の装置は、配線試験機から送出されるコード化された信号を解読し被試験物の1つの端子に出力信号を供給する解読回路と、

この解読回路から供給される出力信号を前記被試験物に与えて得られる結果を時分割的に選択して配線試験機に多重化して送出する多重化回路とから構成されている。

次に本発明について図面を参照して詳細に説明する。

本発明の第1の実施例を示す第2図において、本発明の接続装置13は、配線試験機11からのコード化された選択指示信号の供給端子3、この端子3からの選択信号にもとづいて被試験物10の所定の箇所の一つに所定の論理値の信号を与え

る解読回路2、この解読回路2からの試験信号を前記被試験物10に与える端子群1、前記試験信号に回答して前記被試験物10の所定の個所から端子群1を介して与えられる信号を時分的に多重化する多重化回路4、この多重化回路4のコード化された多重化された指示信号を与える端子5および前記多重化回路4で多重化された信号を配線試験機11に与える端子11から構成されている。

なみ、端子群1と解読回路2と多重化回路4とは、端子3および端子5に同一のコード化された選択指示信号を与えたときに接続端子群1の中の同じ端子が選択されるように接続されている。

次に第1の実施例の動作について詳細に説明する。

入力選択アドレス端子3から与えられる指示信号は解読回路2で解読され、解読結果により1つの信号が低インピーダンス状態に、他の全ての信号が高インピーダンス状態になる。

次に端子5からの信号を逐次的に変化させるこ

- 3 -

を多重化回路4の選択アドレス信号として使用することにより、接続装置と試験機本体との間に必要な配線数を第1の実施例における配線数よりもさらに削減できる。

本発明には、復号化回路と多重化回路とを接続装置に設置するように構成することにより接続装置と本体との間に必要な配線数を減少できるといふ効果がある。

4. 図面の簡単な説明

第1図は従来技術の一例を示す図、第2図は本発明における第1の実施例を示す図、第3図は本発明における第2の実施例を示す図である。

1…接続端子群、2…復号化回路、3…入力選択アドレス端子、4…多重化回路、5…出力選択アドレス端子、6…出力信号端子、7…計数器、8…計数器制御信号入力端子。

代理人 弁理士 内 原 哲

- 5 -

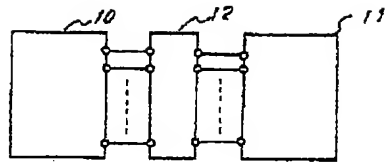
とにより端子群1の信号が多重化回路4で多重化指示信号の指示に基づいて時分的に選択され、選択された順に順次試験機に送られる。この試験機から送られてきた試験結果に基づいて被試験物10の電気的導通および非導通状態を検知して良否の判定や不良個所の解析を行なうことができる。

次に本発明の第2の実施例について第3図を参照しながら詳細に説明する。

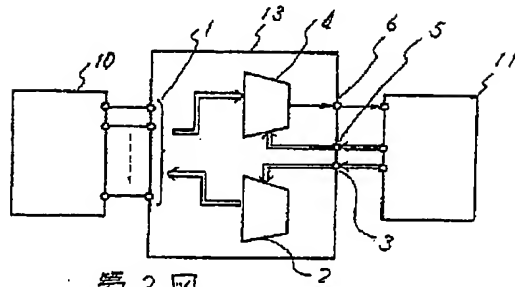
第3図に示す本発明の接続装置は、被試験物10に対する接続端子群1、解読回路2、この解読回路2に与えるコード化信号を供給する端子3、多重化回路4、この多重化回路4の多重化信号を出力する端子6、多重化回路4に多重化指示信号を与えるための計数器7およびこの計数器7の動作を制御する制御信号入力端子から構成されている。

第1の実施例において出力選択アドレスを試験機本体11から与えたのに対して、第2の実施例においては接続装置14内に計数器7を配装し、試験機本体11からは制御端子8を介してこの計数器7を所定の値に設定する。この計数器の内容

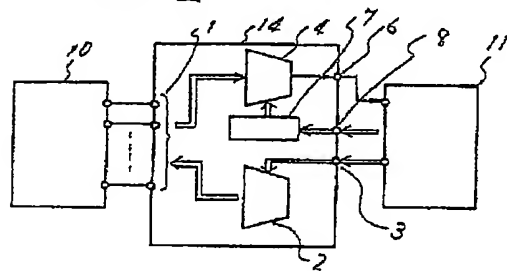
- 4 -



第 1 図



第 2 図



第 3 図

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 55-135760

(43)Date of publication of application : 22.10.1980

(51)Int.Cl.

G01R 31/02
H01R 43/00

(21)Application number : 54-043997

(71)Applicant : NEC CORP

(22)Date of filing : 11.04.1979

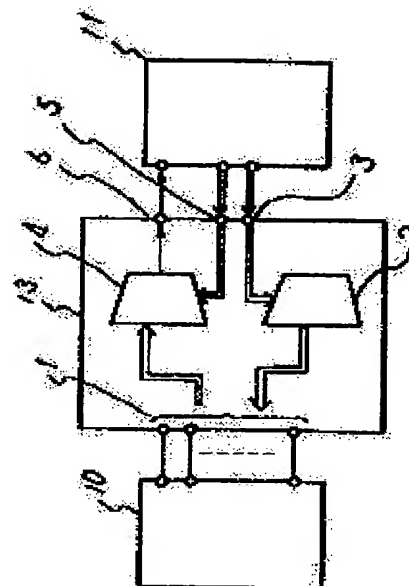
(72)Inventor : AOYAMA TOSHINORI

(54) CONNECTOR FOR WIRING TEST UNIT

(57)Abstract:

PURPOSE: To reduce the number of wirings required between a connector and a main body, by constituting a decoding circuit and a multiplex circuit so that they are installed to the connector.

CONSTITUTION: The indication signal given from the input selection address terminal 3 is interpreted at the interpretation circuit 2, and one signal is at low impedance state with the result of interpretation and all other signals are at high impedance state. By sequentially changing the signal from the terminal, the signal of the terminal group 1 is selected in time sharing at the multiplex circuit 4 based on the instruction of the multiplex instruction signal, and it is sequentially fed to the test unit in the order of selection. Based on the result of test fed from this test unit, the electric conduction of tested material 10 and nonconductive state are detected and the judgement of propriety and analysis of the defective part can be made.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]